

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-108029

(43)Date of publication of application : 11.04.2003

(51)Int.Cl.

G09F 9/30  
H05B 33/02  
H05B 33/14  
H05B 33/26

(21)Application number : 2001-298738

(71)Applicant : SANYO ELECTRIC CO LTD

(22)Date of filing : 28.09.2001

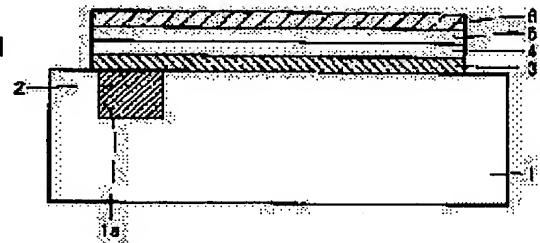
(72)Inventor : TSUJIOKA TSUYOSHI

## (54) DISPLAY DEVICE AND ITS MANUFACTURING METHOD

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a display device which prevents disconnections or short-circuits caused by differences in level of wiring even when applied to a large-sized display device and reduces the power consumption and heat generation.

**SOLUTION:** The display device is provided with a transparent substrate 1 having a wiring groove 1a, buried bus wiring 2 formed in the wiring groove 1a of the transparent substrate 1, a transparent anode 3 which is formed so as to electrically connect to the buried bus wiring 2, a light emitting layer 5 formed on the transparent anode, and a cathode 6 formed on the light emitting layer 5.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-108029

(P2003-108029A)

(43) 公開日 平成15年4月11日 (2003.4.11)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テーマコード(参考)	
G 0 9 F 9/30	3 3 0	G 0 9 F 9/30	3 3 0 Z	3 K 0 0 7
	3 1 0		3 1 0	5 C 0 9 4
	3 6 5		3 6 5 Z	
H 0 5 B 33/02		H 0 5 B 33/02		
33/14		33/14	A	
審査請求 未請求 請求項の数10 O L (全 8 頁) 最終頁に続く				

(21) 出願番号 特願2001-298738(P2001-298738)

(22) 出願日 平成13年9月28日(2001.9.28)

(71) 出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72) 発明者 辻岡 強

大阪府守口市京阪本通2丁目5番5号 三

洋電機株式会社内

(74) 代理人 100104433

弁理士 宮園 博一

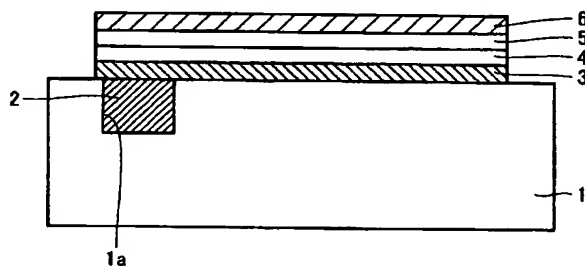
最終頁に続く

## (54) 【発明の名称】 表示装置およびその製造方法

## (57) 【要約】

【課題】 大型の表示装置に適用した場合にも、配線の段差に起因する断線や短絡を防止することができるとともに、消費電力および発熱を低減することが可能な表示装置を提供する。

【解決手段】 この表示装置は、配線溝1aを有する透明基板1と、透明基板1の配線溝1a内に形成された埋め込みバス配線2と、埋め込みバス配線2に電氣的に接続するように形成された透明陽極3と、透明陽極3上に形成された発光層5と、発光層5上に形成された陰極6とを備えている。



## 【特許請求の範囲】

【請求項 1】 配線溝を有する基板と、  
前記基板の配線溝内に形成された埋め込み配線と、  
前記埋め込み配線に電気的に接続するように形成された  
第 1 電極と、  
前記第 1 電極上に形成された発光層と、  
前記発光層上に形成された第 2 電極とを備えた、表示装  
置。

【請求項 2】 前記埋め込み配線の上面は、前記基板の  
上面と実質的に同じ高さを有している、請求項 1 に記載  
の表示装置。

【請求項 3】 前記配線溝は、前記基板の上面に所定の  
間隔を隔ててストライプ状に延びるように形成されてい  
る、請求項 1 または 2 に記載の表示装置。

【請求項 4】 前記埋め込み配線は、銅、銀およびアル  
ミニウムのうち少なくとも 1 つの金属を含む、請求項 1  
～ 3 のいずれか 1 項に記載の表示装置。

【請求項 5】 前記埋め込み配線は、表示部の水平方向  
に延びるように形成されている、請求項 1 ～ 4 のいずれ  
か 1 項に記載の表示装置。

【請求項 6】 前記埋め込み配線は、表示部の短手方向  
に延びるように形成されている、請求項 1 ～ 5 のいずれ  
か 1 項に記載の表示装置。

【請求項 7】 前記発光層は、有機層を含む、請求項 1  
～ 6 のいずれか 1 項に記載の表示装置。

【請求項 8】 基板の上面の所定領域をエッチングする  
ことによって、前記基板の上面に、配線溝を形成する工  
程と、

前記配線溝内に埋め込み配線を形成する工程と、  
前記埋め込み配線に電気的に接続するように、第 1 電極  
を形成する工程と、

前記第 1 電極上に、発光層を形成する工程と、  
前記発光層上に、第 2 電極を形成する工程とを備えた、  
表示装置の製造方法。

【請求項 9】 配線溝を有する基板を成形によって形成  
する工程と、

前記配線溝内に埋め込み配線を形成する工程と、  
前記埋め込み配線に電気的に接続するように、第 1 電極  
を形成する工程と、

前記第 1 電極上に、発光層を形成する工程と、  
前記発光層上に、第 2 電極を形成する工程とを備えた、  
表示装置の製造方法。

【請求項 10】 前記発光層は、有機層を含む、請求項  
8 または 9 に記載の表示装置の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】この発明は、表示装置および  
その製造方法に関し、より特定的には、有機層などの発  
光層を含む表示装置およびその製造方法に関する。

## 【0002】

【従来の技術】近年、情報機器の多様化に伴い、従来か  
ら一般に使用されている CRT に比べて消費電力の少な  
い平面表示素子のニーズが高まってきている。その中  
で、高効率、薄型・軽量、視野角依存性がないなどの特  
長を有する有機エレクトロルミネッセンス素子（以下、  
有機 EL 素子という）を用いたディスプレイの研究開発  
が活発に行われている。図 15 は、従来の有機 EL 素子  
を含む有機 EL 表示装置（有機 EL ディスプレイ）を示  
した断面図であり、図 16 は、図 15 に示した有機 EL  
表示装置の透明基板、バス配線および透明陽極を示した  
斜視図である。

【0003】図 15 および図 16 を参照して、従来の有  
機 EL 表示装置では、透明基板 101 の上面上に、スト  
ライプ状に延びるように所定の間隔を隔てて、バス配線  
102 が形成されている。また、透明基板 101 の上面  
上に形成されるとともにバス配線 102 上に乗り上げる  
ように、ITO 膜からなる透明陽極 103 が形成されて  
いる。透明陽極 103 上には、図 15 に示すように、ホ  
ール輸送層 104、有機層からなる発光層 105、およ  
び、陰極 106 が順次形成されている。なお、バス配線  
102 は、透明陽極 103 に電流を供給する機能を有す  
る。

【0004】上記のような構成を有する従来の有機 EL  
素子では、電子注入電極としての陰極 106 と、ホール  
注入電極としての透明陽極 103 とからそれぞれ電子と  
ホールとを発光層 105 の内部へと注入することによっ  
て、電子およびホールを発光中心で再結合させて有機分  
子を励起状態にする。そして、この有機分子が励起状態  
から基底状態へと戻る時に蛍光を発光する。この有機 EL  
素子では、発光材料である蛍光物質を選択することによ  
って、発光色を変化させることができるので、フルカ  
ラーの小型ディスプレイ装置への応用が進んでいる。

【0005】また、有機 EL 素子を小型ディスプレイの  
みならず、テレビやパソコン用ディスプレイなどの中型  
および大型の表示装置へ応用することも試みられてい  
る。

## 【0006】

【発明が解決しようとする課題】しかしながら、従来の  
有機 EL 素子を大型ディスプレイに応用することを考え  
る場合、有機 EL 素子が電流駆動型の発光素子であるこ  
とに起因して、以下のような問題点が発生する。

【0007】すなわち、従来の有機 EL 素子を大型ディ  
スプレイに適用する場合、大画面用の透明基板 101 上  
に形成された電流供給線としてのバス配線 102 には、  
大きな電流が流れるので、バス配線 102 における消費  
電力が増大するとともに、バス配線 102 に発熱が発生  
するという不都合がある。このようにバス配線 102 で  
発熱が発生すると、ディスプレイの温度が上昇するの  
で、発光層 105 を構成する有機層の劣化が早くなると  
いう問題点があった。

【0008】そこで、従来、大型ディスプレイに有機EL素子を適用する場合に、バス配線102の幅を太くすることにより、バス配線102の抵抗を低減してバス配線102の発熱を抑制するという方法が考えられる。しかしながら、図16に示した従来の有機EL素子において、バス配線102の幅を太くすると、発光領域の面積がその分小さくなるため、ディスプレイ全体の面積に対する発光領域の面積の割合である開口率が低下するという問題点がある。

【0009】また、バス配線102の抵抗を低減するためにバス配線102の厚みを大きくした場合には、図15に示すように、バス配線102上に形成される発光層105や陰極106において段差100が大きくなる。このため、陰極106が断線したり、陰極106とバス配線102とが短絡（ショート）したりするという問題点が新たに発生する。

【0010】この発明は、上記のような課題を解決するためになされたものであり、この発明の1つの目的は、大型の表示装置に適用した場合にも、段差に起因する断線や短絡を防止することができるとともに、消費電力および発熱を低減することが可能な表示装置を提供することである。

【0011】この発明のもう1つの目的は、上記の表示装置において、開口率が低下するのを防止することである。

【0012】

【課題を解決するための手段】上記目的を達成するために、請求項1における表示装置は、配線溝を有する基板と、基板の配線溝内に形成された埋め込み配線と、埋め込み配線に電気的に接続するように形成された第1電極と、第1電極上に形成された発光層と、発光層上に形成された第2電極とを備えている。

【0013】請求項1では、上記のように、基板に配線溝を設けるとともに、基板の配線溝内に埋め込み配線を形成することによって、埋め込み配線の厚みを大きくした場合にも、埋め込み配線が基板の上面から突出することがないので、埋め込み配線の上面と基板の上面との間に段差が発生することがない。これにより、埋め込み配線の厚みを大きくした場合にも、段差に起因して第2電極などに断線や短絡が発生するのを有効に防止することができる。また、配線溝を深く形成すれば、埋め込み配線の厚みを大きくすることができるので、埋め込み配線の配線抵抗を小さくすることができる。その結果、低消費電力で、かつ、低発熱の表示装置を形成することができる。また、埋め込み配線の厚みを大きくすることによって配線抵抗を小さくすることができるので、埋め込み配線の幅を太くする必要がない。これにより、開口率が低下するのを防止することができる。

【0014】請求項2における表示装置は、請求項1の構成において、埋め込み配線の上面は、基板の上面と実

質的に同じ高さを有している。請求項2では、このように構成することによって、容易に、基板の上面と埋め込み配線の上面との間に段差が発生するのを防止することができる。これにより、段差に起因して第2電極などに断線や短絡が発生するのを容易に防止することができる。

【0015】請求項3における表示装置は、請求項1または2の構成において、配線溝は、基板の上面に所定の間隔を隔ててストライプ状に延びるように形成されている。請求項3では、このように構成することによって、そのストライプ状の配線溝内に、容易に、ストライプ状の埋め込み配線を形成することができる。

【0016】請求項4における表示装置は、請求項1～3のいずれかの構成において、埋め込み配線は、銅、銀およびアルミニウムのうち少なくとも1つの金属を含む。請求項4では、このように低抵抗で、かつ、高熱伝導率の金属を含む埋め込み配線を用いることによって、消費電力を低減することができ、かつ、放熱を良好に行うことができる。これにより、温度上昇に起因する発光層の劣化を抑制することができる。

【0017】請求項5における表示装置は、請求項1～4のいずれかの構成において、埋め込み配線は、表示部の水平方向に延びるように形成されている。請求項5では、このように構成することによって、埋め込み配線により水平方向の光の一部が遮られる（けられる）のを防止することができる。これにより、埋め込み配線を形成したことに起因して水平方向（横方向）の視認性が低下するのを有効に防止することができる。

【0018】請求項6における表示装置は、請求項1～5のいずれかの構成において、埋め込み配線は、表示部の短手方向に延びるように形成されている。請求項6では、このように構成することによって、長手方向に埋め込み配線を形成する場合に比べて、埋め込み配線の長さを短くすることができるので、埋め込み配線の配線抵抗を小さくすることができる。これにより、消費電力を低減することができる。

【0019】請求項7における表示装置は、請求項1～6のいずれかの構成において、発光層は、有機層を含む。請求項7では、このように構成することによって、本発明の埋め込み配線を含む有機EL表示装置を容易に得ることができる。

【0020】請求項8における表示装置の製造方法は、基板の上面の所定領域をエッチングすることによって、基板の上面に、配線溝を形成する工程と、配線溝内に埋め込み配線を形成する工程と、埋め込み配線に電気的に接続するように、第1電極を形成する工程と、第1電極上に、発光層を形成する工程と、発光層上に、第2電極を形成する工程とを備えている。

【0021】請求項8では、上記のように、基板の上面の所定領域をエッチングすることにより、基板の上面に

配線溝を形成することによって、従来のエッチングプロセスを用いて、基板の上面に配線溝を形成することができる。

【0022】請求項9における表示装置の製造方法は、配線溝を有する基板を成形によって形成する工程と、配線溝内に埋め込み配線を形成する工程と、埋め込み配線に電気的に接続するように、第1電極を形成する工程と、第1電極上に、発光層を形成する工程と、発光層上に、第2電極を形成する工程とを備えている。

【0023】請求項9では、上記のように、配線溝を有する基板を成形によって形成することにより、樹脂からなる基板を用いる場合に、配線溝を基板の成形時に同時に形成することができる。これにより、製造プロセスを簡略化することができる。

【0024】請求項10における表示装置の製造方法は、請求項8または9の構成において、発光層は、有機層を含む。請求項10では、このように構成することによって、本発明の埋め込み配線を含む有機EL表示装置を容易に形成することができる。

【0025】

【発明の実施の形態】以下、本発明の実施形態を図面に基づいて説明する。

【0026】(第1実施形態)図1は、本発明の第1実施形態による有機EL素子を含む有機EL表示装置を示した断面図である。図2は、図1に示した第1実施形態の有機EL表示装置の透明基板、バス配線および透明陽極を示した斜視図である。

【0027】まず、図1および図2を参照して、第1実施形態による有機EL表示装置について説明する。この第1実施形態の有機EL表示装置では、ガラス基板からなる透明基板1の上面に、ストライプ状に所定の間隔を隔てて延びる配線溝1aが形成されている。そして、配線溝1a内には、銅からなる埋め込みバス配線2が形成されている。なお、埋め込みバス配線2の上面と、透明基板1の上面とは、ほぼ同じ高さになるように形成されている。

【0028】なお、透明基板1は、本発明の「基板」の一例であり、埋め込みバス配線2は、本発明の「埋め込み配線」の一例である。

【0029】埋め込みバス配線2の上面上および透明基板1の上面上には、埋め込みバス配線2に電気的に接続するように、ITO膜からなる透明陽極3が形成されている。透明陽極3上には、NPBからなるホール輸送層4が形成されている。ホール輸送層4上には、Alq3からなる発光層5が形成されている。なお、ホール輸送層4を構成するNPBの分子構造は、図3に示されており、発光層5を構成するAlq3の分子構造は、図4に示されている。発光層5上には、MgAgからなる陰極6が形成されている。なお、透明陽極3は、本発明の「第1電極」の一例であり、陰極6は、本発明の「第2

電極」の一例である。

【0030】図5～図10は、図1に示した第1実施形態の有機EL表示装置の製造プロセスを説明するための断面図である。次に、図1、図2、図5～図10を参照して、第1実施形態の有機EL表示装置の製造プロセスについて説明する。

【0031】まず、ガラス基板からなる透明基板1の上面上の全面にレジスト7を塗布した後、埋め込みバス配線2(図1参照)を形成する本数分だけ露光を行う。これにより、露光箇所7aが形成される。この露光箇所7aを除去した後、図6に示すように、レジスト7をマスクとしてフッ酸を用いてガラス基板からなる透明基板1を所定の深さ分だけエッチングする。これにより、透明基板1の上面に、所定の間隔を隔てて、配線溝1aを形成する。この後、レジスト7を除去することによって、図7に示されるような形状が得られる。

【0032】次に、図8に示すように、スパッタリング法を用いて、全面を覆うように銅からなる配線層2aを形成する。この配線層2aを表面研磨することによって、透明基板1の上面上に位置する不要な配線層2aを除去する。これにより、図9に示されるような、銅からなる埋め込みバス配線2が形成される。

【0033】この後、図10に示すように、埋め込みバス配線2に接続するようにITO膜からなる透明陽極3を形成する。さらに、図1に示したように、真空蒸着法を用いて、透明陽極3上に、NPBからなるホール輸送層4、Alq3からなる発光層5、および、MgAgからなる陰極6を順次形成することによって、図1に示されるような第1実施形態の有機EL表示装置が形成される。

【0034】第1実施形態では、上記のように、ガラス基板からなる透明基板1に配線溝1aを設けるとともに、透明基板1の配線溝1a内に埋め込みバス配線2を形成することによって、埋め込みバス配線2の厚みを大きくした場合にも、埋め込みバス配線2が透明基板1の上面から突出することがないので、埋め込みバス配線2の上面と、透明基板1の上面との間に段差が発生することがない。これにより、埋め込みバス配線2の厚みを大きくした場合にも、段差に起因して陰極6が断線したり、陰極6と埋め込みバス配線2とが短絡(ショート)したりするのを有効に防止することができる。

【0035】また、第1実施形態では、配線溝1aを深く形成すれば、埋め込みバス配線2の厚みを大きくすることができるので、埋め込みバス配線2の配線抵抗を小さくすることができる。その結果、低消費電力で、かつ、低発熱の大型有機EL表示装置を形成することができる。また、埋め込みバス配線2の厚みを大きくすることによって配線抵抗を小さくすることができるので、埋め込みバス配線2の幅を太くする必要がない。これにより、開口率が低下するのを防止することができる。

【0036】また、埋め込みバス配線 2 を、低抵抗でかつ高熱伝導率を有する金属である銅により形成することによって、消費電力を低減することができるとともに、放熱を良好に行うことができる。これにより、温度上昇に起因する発光層 5 の劣化を抑制することができる。

【0037】本願発明者は、上記第 1 実施形態の効果を確認するために、以下のような比較実験を行った。まず、高さ 300 nm、横幅 400 nm のガラス基板の表面上に、上述した第 1 実施形態の製造プロセスを用いて、横方向に 480 本の配線溝を形成した。これは、VGA 相当の解像度 (640×480 ドット) を持たせるためである。そして、その 480 本の配線溝内に、厚み 0.2 nm、幅 0.15 nm、ピッチ 0.62 nm の埋め込みバス配線を形成した。

【0038】比較例として、通常の平板基板上に、同じ厚み (0.2 nm)、幅 (0.15 nm) およびピッチ (0.62 nm) を有するバス配線を形成した。

【0039】上記した第 1 実施形態による基板上と、比較例による基板上とに、埋め込みバス配線およびバス配線と接触するように、0.5 nm 角の ITO からなる透明陽極を設けた。そして、埋め込みバス配線およびバス配線と直交する方向に、逆テーパ状の絶縁リブを 640 本形成した。さらに、その上に、真空蒸着法を用いて、80 nm の厚みを有する NPB からなるホール輸送層、Alq3 からなる発光層および MgAg からなる陰極を順次形成した。これにより、第 1 実施形態および比較例の 300 nm×400 nm の大きさの VGA 仕様のパッシブ型のモノクロ発光ディスプレイを作製した。

【0040】上記のように作製した第 1 実施形態および比較例のディスプレイを、輝度が 300 cd/m<sup>2</sup> となる設定で駆動し、非発光画素の数を調べた。その結果、第 1 実施形態では非発光画素の数がゼロであったのに対し、比較例によるディスプレイでは約 80% の画素が発光しなかった。これは、比較例では、バス配線の上面と基板の上面との間の段差によりバス配線と陰極との間でショートが発生したり、段差による陰極の断線が発生したためであると考えられる。

【0041】なお、本実験では、厚みの大きい埋め込みバス配線を用いたため、第 1 実施形態のディスプレイでは、連続駆動しても発熱はほとんど起こらず、熱による劣化も最小限に抑えることができた。

【0042】(第 2 実施形態) 図 11 は、本発明の第 2 実施形態による有機 EL 素子を含む有機 EL 表示装置を示した平面図である。図 12 および図 13 は、第 2 実施形態の有機 EL 表示装置の効果を説明するための断面図である。すなわち、図 12 は、図 11 の 100-100 線に沿った断面図であり、図 13 は、図 11 の 200-200 線に沿った断面図である。

【0043】まず、図 11 を参照して、この第 2 実施形態では、横長の透明基板 11 の水平方向 (横方向) に延

びるように、所定の間隔を隔てて埋め込みバス配線 12 が形成されている。なお、透明基板 11 は、本発明の「基板」の一例であり、埋め込みバス配線 12 は、本発明の「埋め込み配線」の一例である。このようにディスプレイの水平方向に埋め込みバス配線 12 を形成することによって、埋め込みバス配線 12 の厚みを大きくした場合にも、水平方向の視認性が悪化するのを有効に防止することができる。

【0044】すなわち、長方形の透明基板 11 の垂直方向 (縦方向) に埋め込みバス配線 12 を形成した場合には、水平方向の光は、図 12 に示すように、その一部が配線溝 11a に埋め込まれた埋め込みバス配線 12 によって遮られる (けられる) ため、横方向からの視認性が悪くなるという不都合が生じる。特に、テレビなどのディスプレイとして用いた場合、埋め込みバス配線 12 を縦方向 (垂直方向) になるように形成すると、横方向からの視認性に悪影響を及ぼすことになる。

【0045】そこで、第 2 実施形態では、図 11 に示したように、透明基板 11 の水平方向 (横方向) に延びるように埋め込みバス配線 12 を形成することによって、図 13 に示すように、発光素子部 13 からの光は、埋め込みバス配線 12 によって遮られる (けられる) ことがないので、横方向の光は影響を受けない。これにより、埋め込みバス配線 12 の厚みを大きくした場合にも、水平方向の視認性が悪化するのを有効に防止することができる。

【0046】なお、この場合、垂直方向 (縦方向) の光の一部が遮られて、垂直方向の視認性が悪くなる。しかしながら、一般に、テレビなどのディスプレイとしての応用を考えた場合、垂直方向よりも水平方向の視認性が重要であるため、この第 2 実施形態の構成により、高画質の画像表示を行うことができる。

【0047】(第 3 実施形態) 図 14 は、本発明の第 3 実施形態による有機 EL 表示装置を示した平面図である。この第 3 実施形態では、長方形を有する透明基板 21 の短手方向に延びるように、埋め込みバス配線 22 を形成している。これにより、埋め込みバス配線 22 の長さを最小にすることができるため、埋め込みバス配線 22 の配線抵抗を低減することができる。その結果、消費電力を低減することができる。なお、透明基板 21 は、本発明の「基板」の一例であり、埋め込みバス配線 22 は、本発明の「埋め込み配線」の一例である。

【0048】なお、今回開示された実施形態は、すべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は、上記した実施形態の説明ではなく特許請求の範囲によって示され、さらに特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれる。

【0049】たとえば、上記第 1 実施形態では、埋め込みバス配線 2 の上面を透明基板 1 の上面と同じ高さにな

るように形成したが、本発明はこれに限らず、埋め込みバス配線 2 の上面が透明基板 1 の上面からある程度突出するようにしてもよい。このようにした場合にも、透明基板の上面上にバス配線を形成する場合に比べて段差を軽減することができるので、段差に起因する断線や短絡を抑制することができる。

【0050】また、上記実施形態では、埋め込みバス配線を銅 (Cu) によって形成したが、本発明はこれに限らず、低抵抗で、かつ、高熱伝導率の金属であれば、他の材料を用いてもよい。たとえば、Ag や Al、または、Cu、Ag、Al を含む合金などが考えられる。これらの材料を用いれば、消費電力を低減することができる。なお、低抵抗で、かつ、高熱伝導率の金属以外の金属から埋め込みバス配線を形成するようにしてもよい。たとえば、従来のバス配線材料として使用されている Cr、Mo-Ta または Ta によって埋め込みバス配線を形成してもよい。

【0051】また、上記第 1 実施形態では、透明陽極 3 上に、ホール輸送層 4 および発光層 5 を順次形成した例を示したが、本発明はこれに限らず、ホール輸送層 4 と透明陽極 3 との間にホール注入層を設けてもよいし、陰極 6 と発光層 5 との間に電子輸送層 5 を設けるようにしてもよい。また、発光層 5 には、各種ドーパントを含ませるようにしてもよい。

【0052】また、上記した実施形態では、モノクロ発光のディスプレイを作製する例を示したが、本発明はこれに限らず、フルカラー発光のディスプレイにも同様に適用可能である。

【0053】また、上記実施形態では、パッシブ型有機 EL ディスプレイについて説明したが、本発明はこれに限らず、アクティブ型有機 EL ディスプレイにも適用可能である。なお、アクティブ型有機 EL ディスプレイに適用する場合には、電源供給線を埋め込むのが好ましい。

【0054】また、上記実施形態では、透明基板をガラス基板によって形成したが、本発明はこれに限らず、透明基板をプラスチック基板によって形成してもよい。このようにプラスチック基板を用いれば、プラスチック基板の成形時に同時に配線溝を形成することができるので、製造プロセスを簡略化することができる。

【0055】また、上記第 3 実施形態では、水平方向に長い長方形の透明基板 2 1 に垂直方向 (短手方向) に延びる埋め込みバス配線 2 2 を形成する例を示したが、本発明はこれに限らず、縦方向に長いディスプレイの場合には、短手方向が水平方向になるので、水平方向に埋め込みバス配線を形成すればよい。この場合には、バス配線を短くすることにより、配線抵抗を低減できる効果に加えて、水平方向のけられ (埋め込み配線による光の

一部の遮断) も防止することができるので、水平方向の視認性も向上することができる。

【0056】また、上記第 1 実施形態では、陽極 (透明陽極) を発光層の下に配置するとともに、陰極を発光層の上に配置するようにしたが、本発明はこれに限らず、陽極を発光層の上に配置するとともに、陰極を発光層の下に配置するようにしてもよい。

【0057】また、上記実施形態では、本発明の表示装置を有機 EL 表示装置に適用した例を示したが、本発明はこれに限らず、有機 EL 表示装置以外の発光層を含む表示装置にも適用可能である。

【0058】

【発明の効果】以上のように、本発明によれば、大型の表示装置に適用した場合にも、段差に起因する断線や短絡を防止することができる。また、消費電力および発熱を低減することが可能な表示装置を得ることができる。

【図面の簡単な説明】

【図 1】本発明の第 1 実施形態による有機 EL 素子を含む有機 EL 表示装置を示した断面図である。

【図 2】図 1 に示した第 1 実施形態の有機 EL 表示装置の透明基板、バス配線および透明陽極部分を示した斜視図である。

【図 3】図 1 に示した第 1 実施形態のホール輸送層を構成する NPB の分子構造を示した図である。

【図 4】図 1 に示した第 1 実施形態の発光層を構成する Alq3 の分子構造を示した図である。

【図 5】図 1 に示した第 1 実施形態の有機 EL 表示装置の製造プロセスを説明するための断面図である。

【図 6】図 1 に示した第 1 実施形態の有機 EL 表示装置の製造プロセスを説明するための断面図である。

【図 7】図 1 に示した第 1 実施形態の有機 EL 表示装置の製造プロセスを説明するための断面図である。

【図 8】図 1 に示した第 1 実施形態の有機 EL 表示装置の製造プロセスを説明するための断面図である。

【図 9】図 1 に示した第 1 実施形態の有機 EL 表示装置の製造プロセスを説明するための断面図である。

【図 10】図 1 に示した第 1 実施形態の有機 EL 表示装置の製造プロセスを説明するための断面図である。

【図 11】本発明の第 2 実施形態による有機 EL 表示装置を示した平面図である。

【図 12】図 11 に示した第 2 実施形態による有機 EL 表示装置の効果を説明するための断面図である。

【図 13】図 11 に示した第 2 実施形態による有機 EL 表示装置の効果を説明するための断面図である。

【図 14】本発明の第 3 実施形態による有機 EL 表示装置を示した平面図である。

【図 15】従来の有機 EL 素子を含む有機 EL 表示装置を示した断面図である。

【図 16】図 15 に示した従来の有機 EL 表示装置の透



11

12

明基板、バス配線および透明陽極部分を示した斜視図である。

## 【符号の説明】

1、11、21 透明基板（基板）

1a、11a 配線溝

2、12、22 埋め込みバス配線（埋め込み配線）

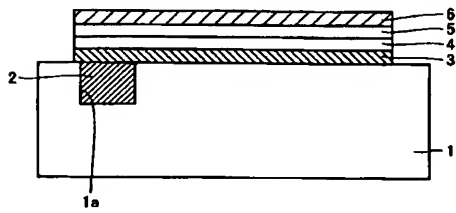
3 透明陽極（第1電極）

4 ホール輸送層

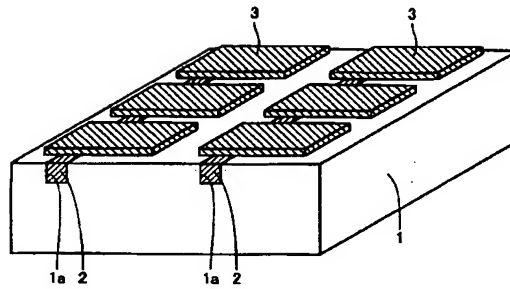
5 発光層

6 陰極（第2電極）

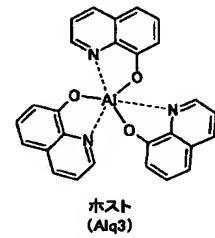
【図1】



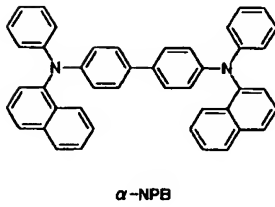
【図2】



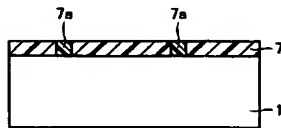
【図4】



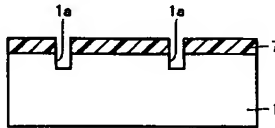
【図3】



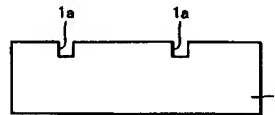
【図5】



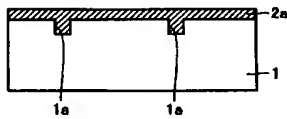
【図6】



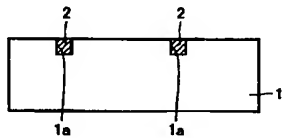
【図7】



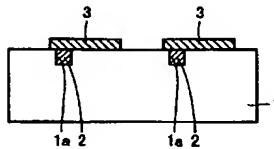
【図8】



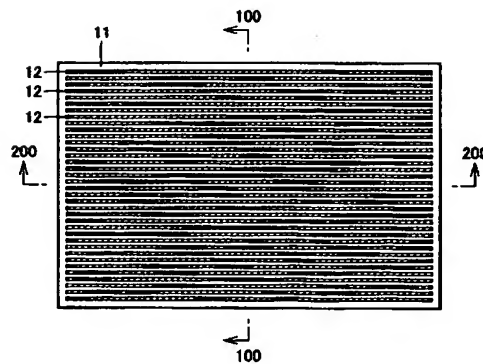
【図9】



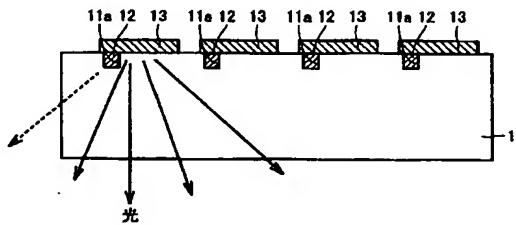
【図10】



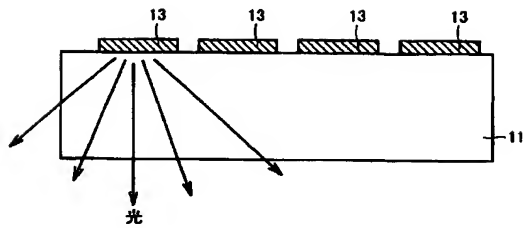
【図11】



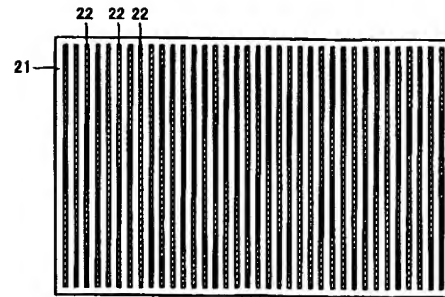
【図12】



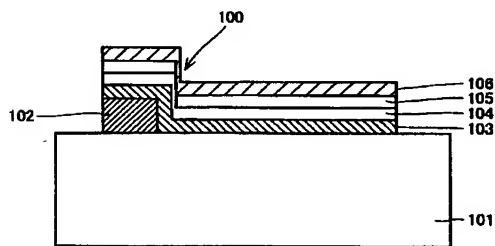
【図 13】



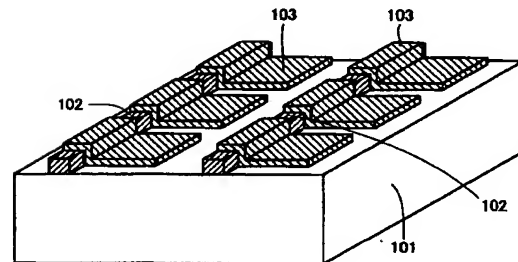
【図 14】



【図 15】



【図 16】



フロントページの続き

(51) Int. Cl. <sup>7</sup>

H 0 5 B 33/26

識別記号

F I

H 0 5 B 33/26

テーマコード (参考)

Z

F ターム (参考) 3K007 AB06 AB11 AB17 AB18 BA06  
CA00 CB01 CC00 DA01 DB03  
EB00 FA02  
5C094 AA04 AA10 AA13 AA22 AA32  
AA43 AA48 AA55 BA27 CA19  
DA13 DB01 DB04 EA05 EA10  
EB02 FA01 FA02 FB01 FB12  
FB15 FB20 GB10

## \* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

## CLAIMS

---

[Claim(s)]

[Claim 1] Display equipped with the substrate which has a wiring slot, the 1st electrode which was formed in wiring Mizouchi of the aforementioned substrate and which was formed so that it might embed and might connect with wiring and the aforementioned embedding wiring electrically, the luminous layer formed on the 1st electrode of the above, and the 2nd electrode formed on the aforementioned luminous layer.

[Claim 2] The upper surface of the aforementioned embedding wiring is display according to claim 1 which has the same height as substantially as the upper surface of the aforementioned substrate.

[Claim 3] The aforementioned wiring slot is display according to claim 1 or 2 currently formed so that a predetermined interval may be separated on the upper surface of the aforementioned substrate and it may be prolonged in the shape of a stripe.

[Claim 4] The aforementioned embedding wiring is display given in any 1 term of claims 1-3 which contains at least one metal among copper, silver, and aluminum.

[Claim 5] The aforementioned embedding wiring is display given in any 1 term of claims 1-4 currently formed so that it may be prolonged to the horizontal direction of a display.

[Claim 6] The aforementioned embedding wiring is display given in any 1 term of claims 1-5 currently formed so that it may be prolonged in the direction of a short hand of a display.

[Claim 7] The aforementioned luminous layer is display given in any 1 term containing an organic layer of claims 1-6.

[Claim 8] The manufacture method of display equipped with the process which embeds by \*\*\*\*\*ing the predetermined field of the upper surface of a substrate at the process which forms a wiring slot in the upper surface of the aforementioned substrate, and aforementioned wiring Mizouchi, and forms wiring, the process which form the 1st electrode so that it may connect with the aforementioned embedding wiring electrically, the process which form a luminous layer on the 1st electrode of the above, and the process which form the 2nd electrode on the aforementioned luminous layer.

[Claim 9] The manufacture method of display equipped with the process which forms the substrate which has a wiring slot by fabrication, the process which embeds at aforementioned wiring Mizouchi and forms wiring, the process which forms the 1st electrode so that it may connect with the aforementioned embedding wiring electrically, the process which forms a luminous layer on the 1st electrode of the above, and the process which forms the 2nd electrode on the aforementioned luminous layer.

[Claim 10] The aforementioned luminous layer is the manufacture method containing an organic layer of display according to claim 8 or 9.

---

[Translation done.]

\* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

## DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] More specifically, this invention relates to the display containing luminous layers, such as an organic layer, and its manufacture method about display and its manufacture method.

[0002]

[Description of the Prior Art] In recent years, compared with CRT currently used for general from the former, the needs of a flat-surface display device with little power consumption have been increasing with diversification of information machines and equipment. Research and development of the display using the organic electroluminescent element (henceforth an organic EL element) which has the features, like there are not efficient, a thin shape and lightweight one, and an angle-of-visibility dependency in it are done actively. Drawing 15 is the cross section having shown organic EL display (organic EL display) containing the conventional organic EL element, and drawing 16 is the perspective diagram having shown the transparent substrate of organic EL display shown in drawing 15, bus wiring, and the transparent anode plate.

[0003] With reference to drawing 15 and drawing 16, on the upper surface of the transparent substrate 101, a predetermined interval is separated so that it may be prolonged in the shape of a stripe, and the bus wiring 102 is formed with the conventional organic EL display. Moreover, while being formed on the upper surface of the transparent substrate 101, the transparent anode plate 103 which consists of an ITO film is formed so that it may run aground on the bus wiring 102. On the transparent anode plate 103, as shown in drawing 15, the hole transporting bed 104, the luminous layer 105 which consists of an organic layer, and cathode 106 are formed one by one. In addition, the bus wiring 102 has the function which supplies current to the transparent anode plate 103.

[0004] In the conventional organic EL element which has the above composition, by pouring in an electron and a hole inside a luminous layer 105, respectively from the cathode 106 as an electron-injection electrode, and the transparent anode plate 103 as a hole pouring electrode, an electron and a hole are made to recombine by the emission center, and an organic molecule is made into an excitation state. And when this organic molecule returns from an excitation state to a ground state, light is emitted in fluorescence. In this organic EL element, since the luminescent color can be changed by choosing the fluorescent substance which is luminescent material, the application to a full color small display unit is progressing.

[0005] Moreover, to apply an organic EL element to the medium size and the large-sized display of not only a small display but television, a PC monitor, etc. is also tried.

[0006]

[Problem(s) to be Solved by the Invention] However, when considering applying the conventional organic EL element to a large-sized display, it originates in an organic EL element being a current drive type light emitting device, and the following troubles occur.

[0007] That is, when applying the conventional organic EL element to a large-sized display, since big

current flows, while the power consumption in the bus wiring 102 increases, there is un-arranging [ that generation of heat occurs in the bus wiring 102 ] in the bus wiring 102 as a current-supply-source line formed on the transparent substrate 101 for big screens. Thus, since the temperature of a display rose when generation of heat occurred with the bus wiring 102, there was a trouble that degradation of the organic layer which constitutes a luminous layer 105 became early.

[0008] Then, when applying an organic EL element to a large-sized display conventionally, how to reduce resistance of the bus wiring 102 and to suppress generation of heat of the bus wiring 102 can be considered by making thick width of face of the bus wiring 102. However, in the conventional organic EL element shown in drawing 16 , if width of face of the bus wiring 102 is made thick, since the area of a luminescence field will become that much small, there is a trouble over the area of the whole display that the area of a luminescence field comes out comparatively and a certain numerical aperture falls.

[0009] Moreover, in order to reduce resistance of the bus wiring 102, when thickness of the bus wiring 102 is enlarged, as shown in drawing 15 , in the luminous layer 105 and cathode 106 which are formed on the bus wiring 102, a level difference 100 becomes large. For this reason, the trouble that cathode 106 is disconnected or cathode 106 and the bus wiring 102 connect too hastily (short) newly occurs.

[0010] This invention is offering the display which can reduce power consumption and generation of heat while being able to prevent the open circuit and short circuit resulting from a level difference, when it is made in order to solve the above technical problems, and one purpose of this invention is applied to large-sized display.

[0011] Another purpose of this invention is preventing a numerical aperture falling in the above-mentioned display.

[0012]

[Means for Solving the Problem] In order to attain the above-mentioned purpose, the display in a claim 1 is equipped with the substrate which has a wiring slot, the 1st electrode which was formed in wiring Mizouchi of a substrate and which was formed so that it might embed and might connect with wiring and embedding wiring electrically, the luminous layer formed on the 1st electrode, and the 2nd electrode formed on the luminous layer.

[0013] In a claim 1, since embedding wiring does not project from the upper surface of a substrate as mentioned above when thickness of embedding wiring is enlarged by embedding at wiring Mizouchi of a substrate and forming wiring while establishing a wiring slot in a substrate, a level difference does not occur between the upper surface of embedding wiring, and the upper surface of a substrate. Thereby, when thickness of embedding wiring is enlarged, it can prevent effectively that originate in a level difference and an open circuit and a short circuit occur in the 2nd electrode etc. Moreover, if a wiring slot is formed deeply, since thickness of embedding wiring can be enlarged, wiring resistance of embedding wiring can be made small. Consequently, it is a low power and the display of low generation of heat can be formed. Moreover, since wiring resistance can be made small by enlarging thickness of embedding wiring, it is not necessary to make width of face of embedding wiring thick. Thereby, it can prevent that a numerical aperture falls.

[0014] As for the upper surface of embedding wiring, the display in a claim 2 has the same height in the composition of a claim 1 as substantially as the upper surface of a substrate. In a claim 2, it can prevent that embed with the upper surface of a substrate and a level difference occurs between the upper surfaces of wiring easily by constituting in this way. It can prevent easily that originate in a level difference and an open circuit and a short circuit occur in the 2nd electrode etc. by this.

[0015] In the composition of claims 1 or 2, the display in a claim 3 is formed so that a wiring slot may separate a predetermined interval on the upper surface of a substrate and it may be prolonged in the shape of a stripe. In a claim 3, stripe-like wiring [ embedding ] can be easily formed in wiring Mizouchi of the shape of the stripe by constituting in this way.

[0016] In one composition of the claims 1-3, as for the display in a claim 4, embedding wiring contains at least one metal among copper, silver, and aluminum. In a claim 4, by using the embedding wiring which is low resistance in this way, and contains the metal of high temperature conductivity, power consumption can be reduced and heat can be radiated good. Thereby, degradation of the luminous layer

resulting from a temperature rise can be suppressed.

[0017] Embedding wiring is formed so that the display in a claim 5 may be prolonged to the horizontal direction of a display in one composition of the claims 1-4. In a claim 5, a part of horizontal light interrupts with embedding wiring by constituting in this way -- having (kicked) -- it can prevent It can prevent effectively that this originates in having formed embedding wiring and horizontal (longitudinal direction) visibility falls.

[0018] Embedding wiring is formed so that the display in a claim 6 may be prolonged in the direction of a short hand of a display in one composition of the claims 1-5. In a claim 6, since the length of embedding wiring can be shortened compared with the case where embed at a longitudinal direction and wiring is formed by constituting in this way, wiring resistance of embedding wiring can be made small. Thereby, power consumption can be reduced.

[0019] In the display in a claim 7, in one composition of the claims 1-6, a luminous layer contains an organic layer. In a claim 7, organic EL display including embedding wiring of this invention can be easily obtained by constituting in this way.

[0020] The manufacture method of the display in a claim 8 is equipped with the process which embeds by \*\*\*\*\*ing the predetermined field of the upper surface of a substrate at the process which forms a wiring slot in the upper surface of a substrate, and wiring Mizouchi, and forms wiring, the process which forms the 1st electrode so that it may connect with embedding wiring electrically, the process which forms a luminous layer on the 1st electrode, and the process which forms the 2nd electrode on a luminous layer.

[0021] In a claim 8, a wiring slot can be easily formed in the upper surface of a substrate by forming a wiring slot in the upper surface of a substrate by \*\*\*\*\*ing the predetermined field of the upper surface of a substrate as mentioned above using the conventional etching process.

[0022] The manufacture method of the display in a claim 9 is equipped with the process which forms the substrate which has a wiring slot by fabrication, the process which embeds at wiring Mizouchi and forms wiring, the process which forms the 1st electrode so that it may connect with embedding wiring electrically, the process which forms a luminous layer on the 1st electrode, and the process which forms the 2nd electrode on a luminous layer.

[0023] In a claim 9, when using the substrate which consists of a resin by forming the substrate which has a wiring slot by fabrication as mentioned above, a wiring slot can be simultaneously formed at the time of fabrication of a substrate. Thereby, a manufacture process can be simplified.

[0024] In the manufacture method of the display in a claim 10, in the composition of claims 8 or 9, a luminous layer contains an organic layer. In a claim 10, organic EL display including embedding wiring of this invention can be easily formed by constituting in this way.

[0025]

[Embodiments of the Invention] Hereafter, the operation gestalt of this invention is explained based on a drawing.

[0026] (The 1st operation gestalt) Drawing 1 is the cross section having shown organic EL display containing the organic EL element by the 1st operation gestalt of this invention. Drawing 2 is the perspective diagram having shown the transparent substrate of organic EL display of the 1st operation gestalt shown in drawing 1, bus wiring, and the transparent anode plate.

[0027] First, with reference to drawing 1 and drawing 2, organic EL display by the 1st operation gestalt is explained. In organic EL display of this 1st operation gestalt, wiring slot 1a which separates a predetermined interval to the shape of a stripe, and is prolonged in it is formed in the upper surface of the transparent substrate 1 which consists of a glass substrate. And in wiring slot 1a, it consists of copper, and embeds and the bus wiring 2 is formed. In addition, it is formed so that it may become the height with almost same upper surface of the embedding bus wiring 2 and upper surface of the transparent substrate 1.

[0028] In addition, the transparent substrate 1 is an example of the "substrate" of this invention, and the embedding bus wiring 2 is an example of "embedding wiring" of this invention.

[0029] On the upper surface of the embedding bus wiring 2, and the upper surface of the transparent

substrate 1, the transparent anode plate 3 which consists of an ITO film is formed so that it may connect with the embedding bus wiring 2 electrically. On the transparent anode plate 3, the hole transporting bed 4 which consists of NPB is formed. On the hole transporting bed 4, the luminous layer 5 which consists of Alq3 is formed. In addition, the molecular structure of NPB which constitutes the hole transporting bed 4 is shown in drawing 3, and the molecular structure of Alq3 which constitutes a luminous layer 5 is shown in drawing 4. The cathode 6 which consists of MgAg is formed on the luminous layer 5. In addition, the transparent anode plate 3 is an example of the "1st electrode" of this invention, and cathode 6 is an example of the "2nd electrode" of this invention.

[0030] Drawing 5 - drawing 10 are the cross sections for explaining the manufacture process of organic EL display of the 1st operation gestalt shown in drawing 1. Next, with reference to drawing 1, drawing 2, drawing 5 - drawing 10, the manufacture process of organic EL display of the 1st operation gestalt is explained.

[0031] First, after applying a resist 7 the whole surface on the upper surface of the transparent substrate 1 which consists of a glass substrate, it exposes by the number which forms the embedding bus wiring 2 (refer to drawing 1). Thereby, exposure part 7a is formed. After removing this exposure part 7a, as shown in drawing 6, the transparent substrate 1 which consists of a glass substrate using fluoric acid by using a resist 7 as a mask is \*\*\*\*\*ed by the predetermined depth. Thereby, a predetermined interval is separated on the upper surface of the transparent substrate 1, and wiring slot 1a is formed in it. Then, a configuration as shown in drawing 7 is acquired by removing a resist 7.

[0032] Next, as shown in drawing 8, wiring layer 2a which consists of copper so that the whole surface may be worn is formed using the sputtering method. By carrying out surface polish of this wiring layer 2a, unnecessary wiring layer 2a located on the upper surface of the transparent substrate 1 is removed. This consists of copper as shown in drawing 9, it embeds, and the bus wiring 2 is formed.

[0033] Then, as shown in drawing 10, the transparent anode plate 3 which consists of an ITO film so that it may connect with the embedding bus wiring 2 is formed. Furthermore, as shown in drawing 1, organic EL display of the 1st operation gestalt as shown in drawing 1 is formed by forming the hole transporting bed 4 which consists of NPB, the luminous layer 5 which consists of Alq3, and the cathode 6 which consists of MgAg one by one on the transparent anode plate 3 using a vacuum deposition method.

[0034] While preparing wiring slot 1a in the transparent substrate 1 which consists of a glass substrate as mentioned above with the 1st operation gestalt Since the embedding bus wiring 2 does not project from the upper surface of the transparent substrate 1 when thickness of the embedding bus wiring 2 is enlarged by embedding in wiring slot 1a of the transparent substrate 1, and forming the bus wiring 2 A level difference does not occur between the upper surface of the embedding bus wiring 2, and the upper surface of the transparent substrate 1. Thereby, when thickness of the embedding bus wiring 2 is enlarged, it can prevent effectively that originate in a level difference, and cathode 6 is disconnected, or embed with cathode 6 and the bus wiring 2 connects too hastily (short).

[0035] Moreover, with the 1st operation gestalt, if wiring slot 1a is formed deeply, since thickness of the embedding bus wiring 2 can be enlarged, wiring resistance of the embedding bus wiring 2 can be made small. Consequently, it is a low power and the large-sized organic EL display of low generation of heat can be formed. Moreover, since wiring resistance can be made small by enlarging thickness of the embedding bus wiring 2, it is not necessary to make thick width of face of the embedding bus wiring 2. Thereby, it can prevent that a numerical aperture falls.

[0036] Moreover, while being able to reduce power consumption by forming with the copper which is the metal which is low resistance about the embedding bus wiring 2, and has high temperature conductivity, heat can be radiated good. Thereby, degradation of the luminous layer 5 resulting from a temperature rise can be suppressed.

[0037] The invention-in-this-application person conducted the following comparative experiments, in order to check the effect of the above-mentioned 1st operation gestalt. First, 480 wiring slots were formed at the longitudinal direction using the manufacture process of the 1st operation gestalt mentioned above on a height of 300nm, and the upper surface of a glass substrate of 400nm of breadth. This is for

giving the resolution of VGA (640x480 dots). And embedding bus wiring of thickness [ of 0.2nm ], width-of-face [ of 0.15nm ], and pitch 0.62nm was formed in the wiring Mizouchi of 480.

[0038] As an example of comparison, the bus wiring which has the same thickness (0.2nm), width of face (0.15nm), and a pitch (0.62nm) was formed on the usual monotonous substrate.

[0039] The substrate top by the above-mentioned 1st operation gestalt, on the substrate by the example of comparison, the transparent anode plate which consists of ITO of 0.5nm angle was prepared so that embedding bus wiring and bus wiring might be contacted. And 640 insulating back taper-like ribs were formed in the direction which intersects perpendicularly with embedding bus wiring and bus wiring. Furthermore, on it, the vacuum deposition method was used and the cathode which consists of the hole transporting bed which consists of NPB which has the thickness of 80nm, a luminous layer which consists of Alq3, and MgAg was formed one by one. This produced the monochrome luminescence display of the passive type of the VGA specification of the 300nmx400nm size of the 1st operation gestalt and the example of comparison.

[0040] The display of the 1st operation gestalt produced as mentioned above and the example of comparison was driven by setup to which brightness serves as 300 cd/m<sup>2</sup>, and the number of the pixels non-emitting light was investigated. Consequently, on the display by the example of comparison, about 80% of pixel did not emit light to the number of the pixels non-emitting light having been zero with the 1st operation gestalt. In the example of comparison, short-circuit occurs between bus wiring and cathode with the level difference between the upper surface of bus wiring, and the upper surface of a substrate, or this is considered to be because for the open circuit of the cathode by the level difference to have occurred.

[0041] In addition, in this experiment, since the embedding bus wiring with large thickness was used, even if it carried out the continuation drive, generation of heat hardly took place, but degradation by heat was also able to suppress it by the display of the 1st operation gestalt, to the minimum.

[0042] (The 2nd operation gestalt) Drawing 11 is the plan having shown organic EL display containing the organic EL element by the 2nd operation gestalt of this invention. Drawing 12 and drawing 13 are the cross sections for explaining the effect of organic EL display of the 2nd operation gestalt. That is, drawing 12 is the cross section which met 100 to 100 line of drawing 11 , and drawing 13 is the cross section which met 200 to 200 line of drawing 11 .

[0043] First, with reference to drawing 11 , with this 2nd operation gestalt, a predetermined interval is separated and embedded and the bus wiring 12 is formed so that it may be prolonged to the horizontal direction (longitudinal direction) of the oblong transparent substrate 11. In addition, the transparent substrate 11 is an example of the "substrate" of this invention, and the embedding bus wiring 12 is an example of "embedding wiring" of this invention. Thus, when thickness of the embedding bus wiring 12 is enlarged by embedding to the horizontal direction of a display and forming the bus wiring 12, it can prevent effectively that horizontal visibility gets worse.

[0044] That is, when it embeds to the perpendicular direction (lengthwise) of the rectangular transparent substrate 11 and the bus wiring 12 is formed, as shown in drawing 12 , since [ by which the part was embedded at wiring slot 11a ] it embeds and is interrupted by the bus wiring 12 (kicked), un-arranging [ that the visibility from a longitudinal direction becomes bad ] produces a horizontal light. When it uses as a display of television etc. especially and the embedding bus wiring 12 is formed so that it may become lengthwise (perpendicular direction), it will have a bad influence on visibility from a longitudinal direction.

[0045] Then, with the 2nd operation gestalt, since the light from the light-emitting-device section 13 does not have what is interrupted by the embedding bus wiring 12 (kicked) as were shown in drawing 11 , and by embedding so that it may be prolonged to the horizontal direction (longitudinal direction) of the transparent substrate 11, and forming the bus wiring 12 shows to drawing 13 , a lateral light is not influenced. Thereby, when thickness of the embedding bus wiring 12 is enlarged, it can prevent effectively that horizontal visibility gets worse.

[0046] In addition, a part of vertical (lengthwise) light is interrupted in this case, and vertical visibility becomes bad. However, generally, when the application as a display of television etc. is considered,



since perpendicularly horizontal visibility is important, the composition of this 2nd operation gestalt can perform high-definition image display.

[0047] (The 3rd operation gestalt) Drawing 14 is the plan having shown organic EL display by the 3rd operation gestalt of this invention. With this 3rd operation gestalt, the embedding bus wiring 22 is formed so that it may be prolonged in the direction of a short hand of the transparent substrate 21 which has the shape of a rectangle. Thereby, since the length of the embedding bus wiring 22 can be made into the minimum, wiring resistance of the embedding bus wiring 22 can be reduced. Consequently, power consumption can be reduced. In addition, the transparent substrate 21 is an example of the "substrate" of this invention, and the embedding bus wiring 22 is an example of "embedding wiring" of this invention.

[0048] In addition, it should be thought that the operation gestalt indicated this time is [ no ] instantiation at points, and restrictive. The range of this invention is shown by the above-mentioned not explanation but claim of an operation gestalt, and a claim, an equal meaning, and all change in within the limits are included further.

[0049] For example, although the upper surface of the embedding bus wiring 2 was formed with the above-mentioned 1st operation gestalt so that it might become the same height as the upper surface of the transparent substrate 1, you may make it, as for this invention, the upper surface of not only this but the embedding bus wiring 2 project to some extent from the upper surface of the transparent substrate 1. Since a level difference can be mitigated compared with the case where bus wiring is formed on the upper surface of a transparent substrate when it does in this way, the open circuit and short circuit resulting from a level difference can be suppressed.

[0050] Moreover, with the above-mentioned operation gestalt, although embedding bus wiring was formed with copper (Cu), as long as this invention is not only this but low resistance and is the metal of high temperature conductivity, it may use other materials. For example, the alloy containing Ag, aluminum, or Cu, Ag and aluminum etc. can be considered. Since heat can be radiated good while being able to reduce power consumption if such material is used, degradation of the luminous layer resulting from a temperature rise can be suppressed effectively. In addition, it is low resistance, and it embeds from metals other than the metal of high temperature conductivity, and you may make it form bus wiring. For example, it may embed by Cr, Mo-Ta, or Ta currently used as a conventional bus wiring material, and bus wiring may be formed.

[0051] Moreover, although the above-mentioned 1st operation gestalt showed the example which formed the hole transporting bed 4 and the luminous layer 5 one by one on the transparent anode plate 3, this invention may prepare a hole pouring layer between not only this but the hole transporting bed 4, and the transparent anode plate 3, and you may make it form the electronic transporting bed 5 between cathode 6 and a luminous layer 5. Moreover, you may make it include various dopants in a luminous layer 5.

[0052] Moreover, although the above-mentioned operation gestalt showed the example which produces the display of monochrome luminescence, this invention is applicable not only like this but the display of full color luminescence.

[0053] Moreover, with the above-mentioned operation gestalt, although the passive type organic EL display was explained, this invention is applicable not only to this but an active type organic EL display. In addition, when applying to an active type organic EL display, it is desirable to embed a current supply line.

[0054] Moreover, with the above-mentioned operation gestalt, although the transparent substrate was formed with the glass substrate, this invention may form not only this but a transparent substrate by the plastic plate. Thus, if a plastic plate is used, since a wiring slot can be simultaneously formed at the time of fabrication of a plastic plate, a manufacture process can be simplified.

[0055] Moreover, in a display long not only to this but lengthwise, although the above-mentioned 3rd operation gestalt showed the example which forms the embedding bus wiring 22 prolonged perpendicularly (the direction of a short hand) in the transparent substrate 21 of the shape of a horizontally long rectangle, since the direction of a short hand becomes horizontal, this invention is embedded horizontally and should just form bus wiring. in this case, the effect that wiring resistance can

be reduced by shortening bus wiring -- in addition, it removes horizontally -- also having (interception of a part of light by embedding wiring) -- since it can prevent, horizontal visibility can also improve [0056] Moreover, while this invention arranges not only this but an anode plate on a luminous layer, you may make it arrange cathode under a luminous layer, although cathode was arranged on the luminous layer with the above-mentioned 1st operation gestalt while having arranged the anode plate (transparent anode plate) under a luminous layer.

[0057] Moreover, although the above-mentioned operation gestalt showed the example which applied the display of this invention to organic EL display, this invention is applicable not only to this but the display containing luminous layers other than organic EL display.

[0058]

[Effect of the Invention] As mentioned above, when it applies to large-sized display, while being able to prevent the open circuit and short circuit resulting from a level difference according to this invention, the display which can reduce power consumption and generation of heat can be obtained.

---

[Translation done.]

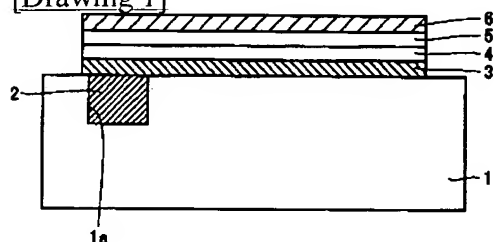
\* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

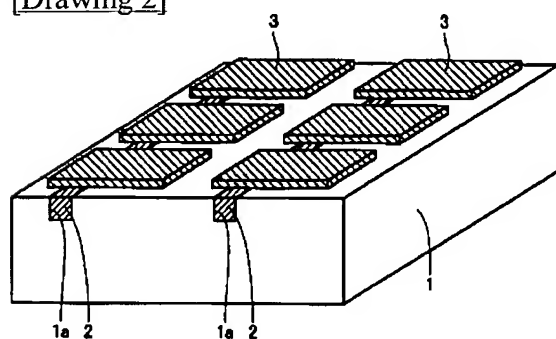
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

## DRAWINGS

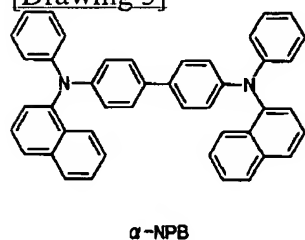
[Drawing 1]



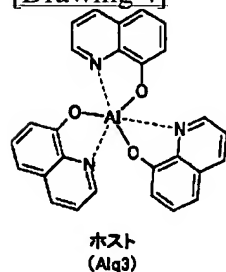
[Drawing 2]



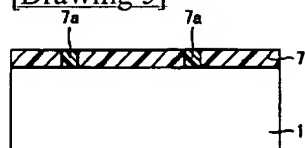
[Drawing 3]



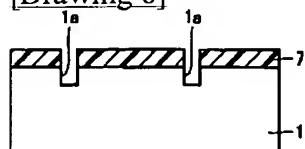
[Drawing 4]



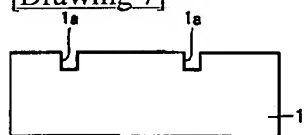
[Drawing 5]



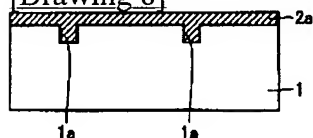
[Drawing 6]



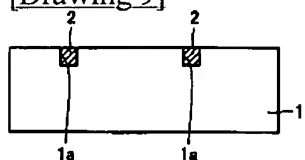
[Drawing 7]



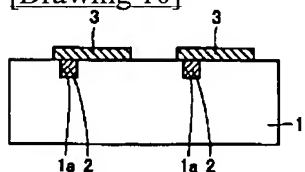
[Drawing 8]



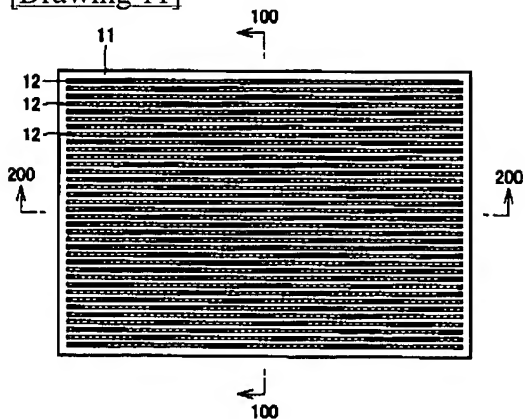
[Drawing 9]



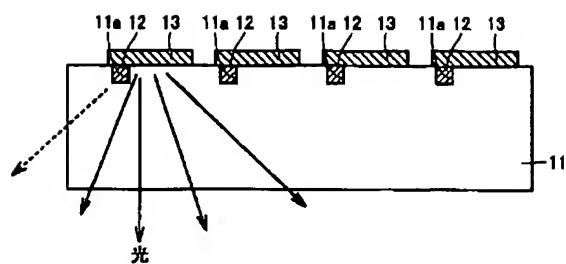
[Drawing 10]



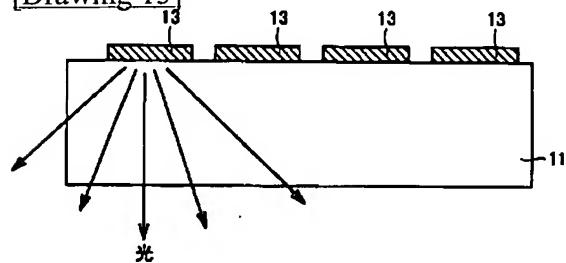
[Drawing 11]



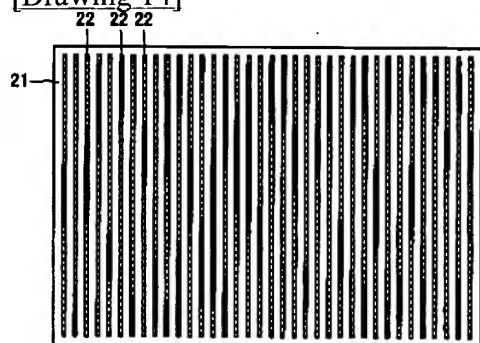
[Drawing 12]



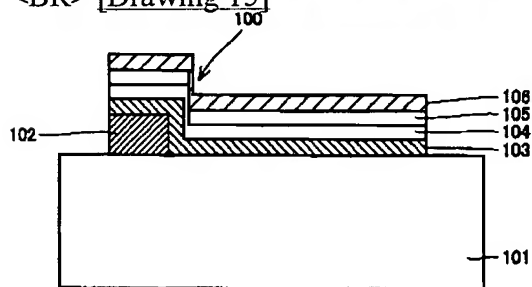
[Drawing 13]



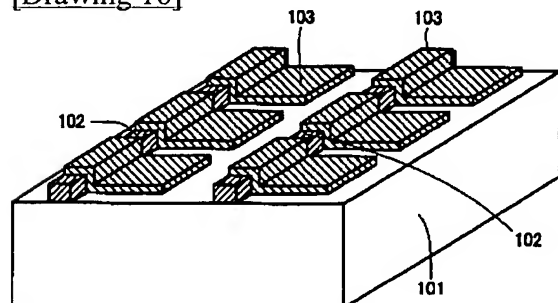
[Drawing 14]



<BR> [Drawing 15]



[Drawing 16]



[Translation done.]